

10585576

(12)特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局



(43) 国際公開日
2005 年 7 月 21 日 (21.07.2005)

PCT

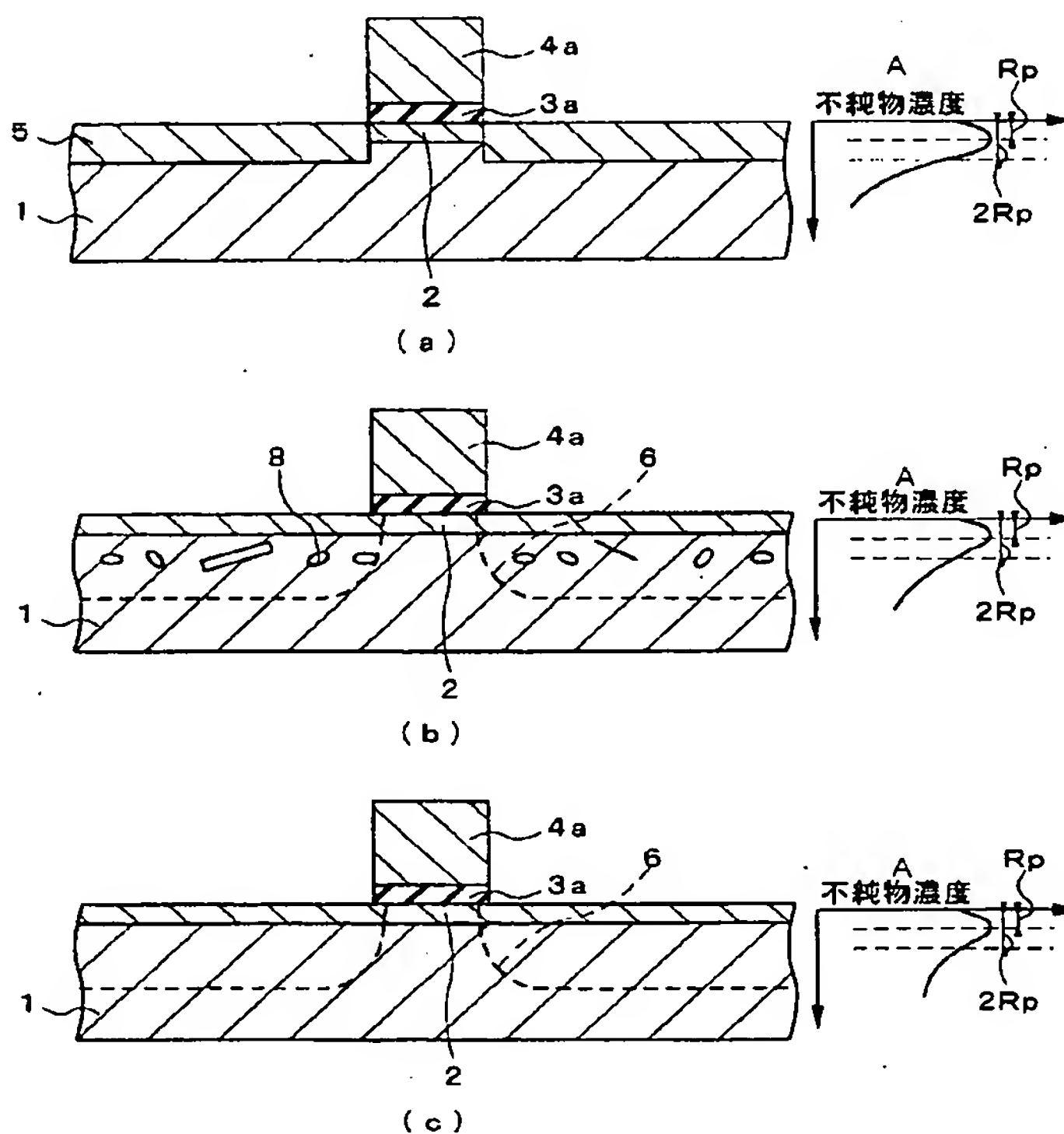
(10) 国際公開番号
WO 2005/067058 A1

- (51) 国際特許分類⁷: H01L 29/78, 21/336, 29/786 (72) 発明者: および
(75) 発明者/出願人 (米国についてのみ): 上嶋 和也 (UEJIMA, Kazuya) [JP/JP]; 〒1088001 東京都港区芝五丁目 7 番 1 号 日本電気株式会社内 Tokyo (JP).
- (21) 国際出願番号: PCT/JP2004/019589
- (22) 国際出願日: 2004 年 12 月 28 日 (28.12.2004) (74) 代理人: 藤巻 正憲 (FUJIMAKI, Masanori); 〒1000011 東京都千代田区内幸町二丁目 2 番 2 号 富国生命ビル 5 階 Tokyo (JP).
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願2004-002841 2004 年 1 月 8 日 (08.01.2004) JP
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AI, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW.
- (71) 出願人 (米国を除く全ての指定国について): 日本電気株式会社 (NEC CORPORATION) [JP/JP]; 〒1088001 東京都港区芝五丁目 7 番 1 号 Tokyo (JP).

/ 続葉有 /

(54) Title: MIS FIELD-EFFECT TRANSISTOR

(54) 発明の名称: MIS 型電界効果トランジスタ



A... IMPURITY CONCENTRATION

(57) Abstract: A strain Si layer (2) is epitaxially grown on an underlying SiGe layer (1), and a gate insulating film (3a) and a gate electrode (4a) are formed. Then, using the gate electrode (4a) as a mask, impurity ions are implanted into the underlying SiGe layer (1) and the strain Si layer (2) (Fig. 2(a)). A heat treatment for activation is carried out to form source/drain regions (6) (Figs. 2(b), 2(c)). The thickness of the strain Si layer (2) is limited to $2T_p$ or less where $T_p(=R_p)$ is the depth at which the eventual impurity concentration of the source/drain regions (6) of the MISFET is maximum.

(57) 要約: 下地 SiGe 層 1 上に歪み Si 層 2 をエピタキシャル成長させ、ゲート絶縁膜 3a とゲート電極 4a を形成した後、ゲート電極 4a をマスクにして、下地 SiGe 層 1 及び歪み Si 層 2 に不純物をイオン注入し (図 2 (a))、活性化のための熱処理を行ってソース・ドレイン領域 6 を形成する (図 2 (b)、(c))。このとき、歪み Si 層 2 の膜厚は、最終的な MISFET のソース・ドレイン領域 6 の不純物濃度が最大となる深さを $T_p (=R_p)$ としたとき、 $2T_p$ 以下にする。

WO 2005/067058 A1



(84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IS, IT, LT, LU, MC, NL, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

2文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

添付公開書類:

— 国際調査報告書